

Calcolatori Elettronici
Ing. Informatica
Prova di giorno 01/07/2011

1. Dato un processore pipeline (DLX) sul quale viene eseguito un programma per il quale abbiamo le seguenti frequenze per le istruzioni:

lw 20%, sw 20%, branch 10%, istruzioni R 50%.

Ipotizzando di avere un'unica memoria, che per la gestione dei data hazard si usi il forwarding, che l'aggiornamento dell'indirizzo nelle istruzioni branch avviene nella fase di execute e che le lw nel 30% dei casi sono seguite da istruzioni R che da esse dipendono, calcolare il miglioramento (speedup) rispetto alla versione sequenziale dello stesso processore.

2. Dati due processori P1 e P2, caratterizzati dai seguenti dati:

P1: $N_{IST1}=N$, $CPI_1= 3,3$, $T_1= 1,1$ ns;

P2: $N_{IST2}=0,8N$, $CPI_1= 2$, $T_1= 2$ ns;

Quale dei due processori ha le migliori prestazioni ?

3. Indicare l'espressione logica di un multiplexer 4x1

4. Discutere della realizzazione microprogrammata dell'unità di controllo mostrandone anche uno schema.

5. Discutere dei control Hazard e mostrare almeno due possibili soluzioni.

6. Discutere dell'accesso diretto in memoria per la gestione delle periferiche.