

---

# Gestione degli hazard

## Limiti alla esecuzione pipeline: i conflitti (Hazard)

---

• I **conflitti (Hazard)** impediscono che una istruzione venga eseguita nel ciclo di clock atteso

- **Structural hazards**: Le risorse HW non supportano alcune combinazioni di istruzioni

- **Data hazards**: Un'istruzione dipende dal risultato di una istruzione che è ancora nella pipeline

- **Control hazards**: Pipelining di branch e altre istruzioni che cambiano il PC

• La soluzione più semplice è introdurre dei cicli di clock di **stallo** nella pipeline fino a quando l'hazard non è risolto, inserendo una o più **“bolle”** nella pipeline.

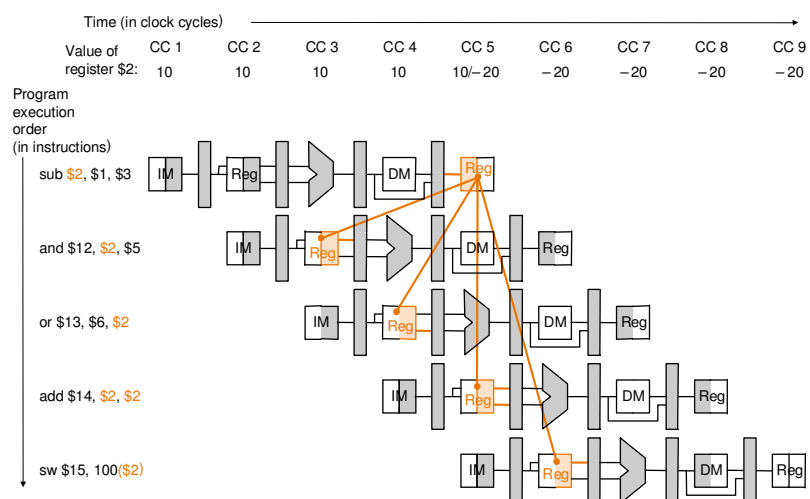
## Structural Hazard

Esempio di structural hazard quando è presente un'unica memoria per le istruzioni e i dati

### Soluzioni

- Introdurre una bolla, una nop (not operation):
  - Viene bloccata l'istruzione nella fase IF impedendo l'aggiornamento del PC;
  - Viene scritto sul registro IF/ID una NOP
- Duplicare le risorse hardware

## Data Hazard



## Data Hazard: introduzione degli stalli

Una soluzione ai data hazard è l'introduzione di cicli di clock di stallo.

Poichè il data hazard viene scoperto nella fase ID, quando viene introdotto uno stallo per i data hazard:

- Viene bloccata l'istruzione nella fase ID impedendo l'aggiornamento del registro IF/ID;
- Viene bloccata l'istruzione nella fase IF non aggiornando il PC
- Vengono scritti sul registro ID/EX i segnali di controllo relativi a una nop

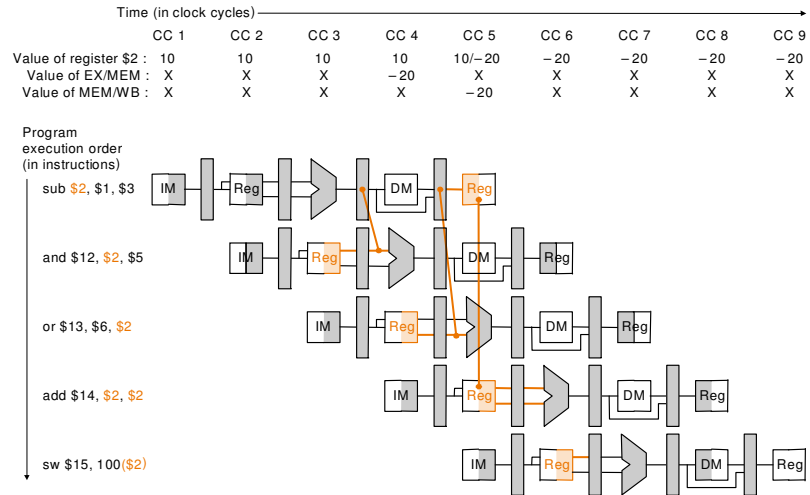
I cicli di stallo vengono ripetuti fino a quando non viene aggiornato il registro destinazione

Il numero di cicli di clock di stallo dipende dalla distanza tra le istruzioni

## Data Hazard: introduzione degli stalli

add r1, r2, r3	IF	ID	EX	MEM	WB			
sub r4, r1, r2		IF	ID	<i>stall</i>	<i>stall</i>	EX	MEM	WB
add r1, r2, r3	IF	ID	EX	MEM	WB			
subi r3, r2, 10		IF	ID	EX	MEM	WB		
addi r4, r1, 5			IF	ID	<i>stall</i>	EX	MEM	WB

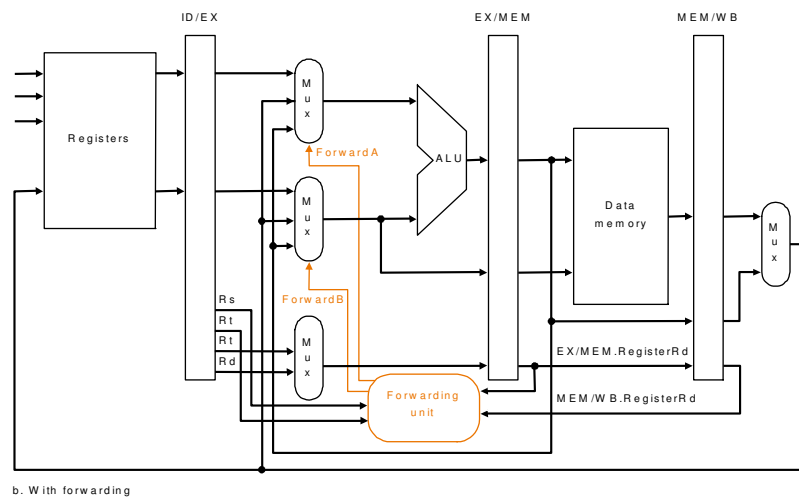
## Data Forwarding



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

7

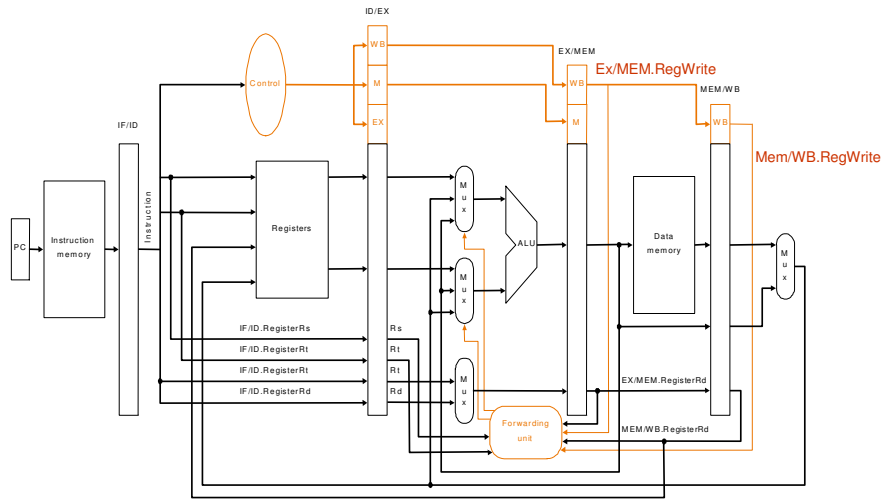
## Implementazione del forwarding



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

8

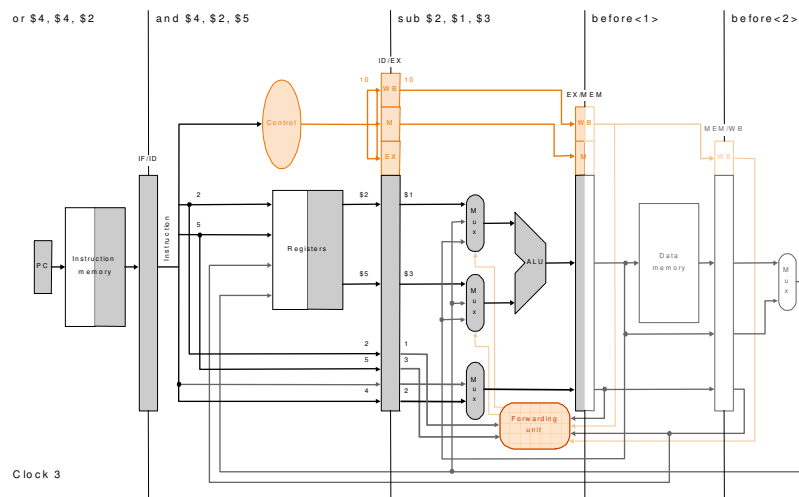
## Implementazione del forwarding



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

9

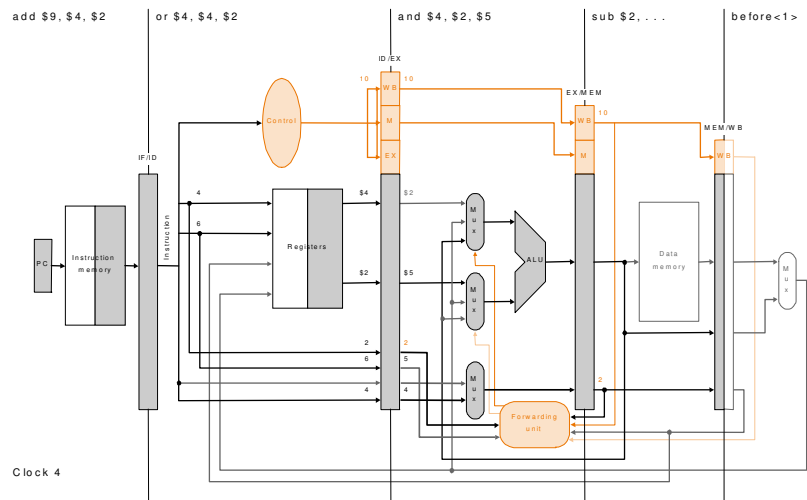
## Control+Forwarding



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

10

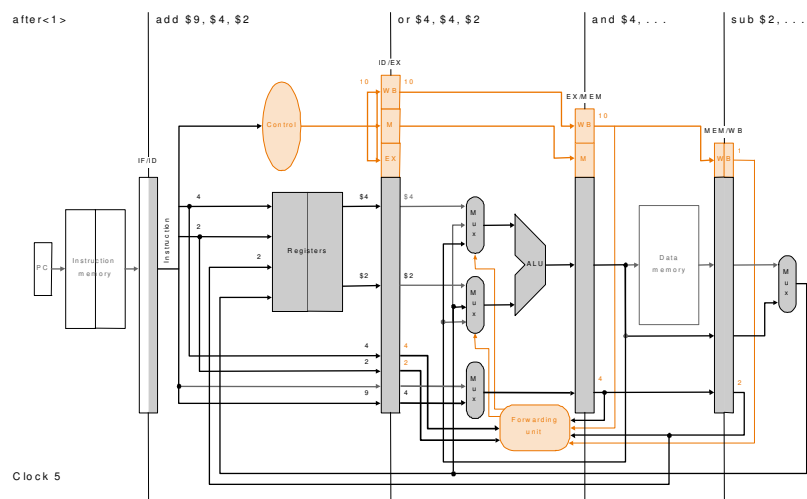
## Control+Forwarding



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

11

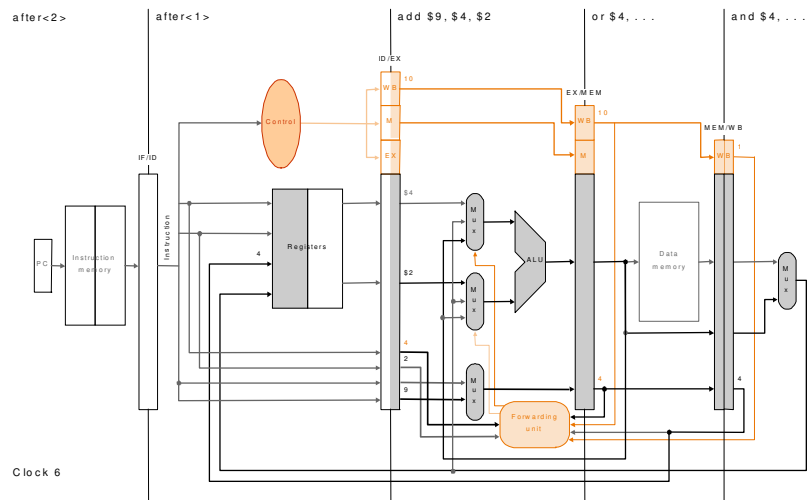
## Control+Forwarding



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

12

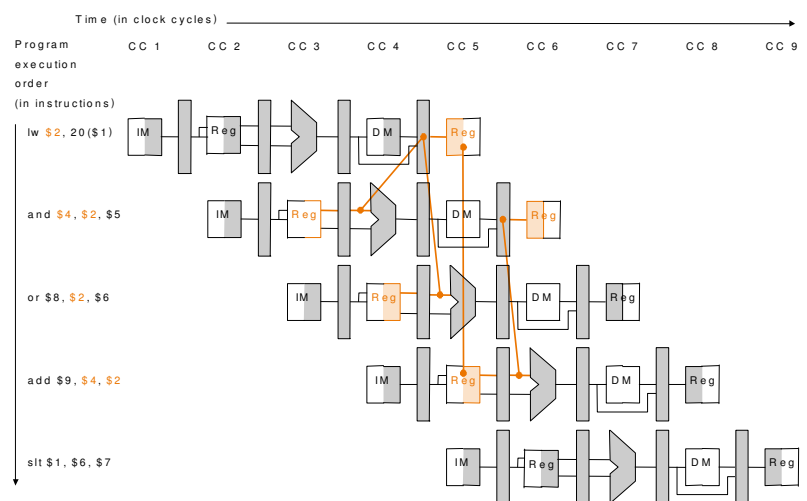
## Control+Forwarding



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

13

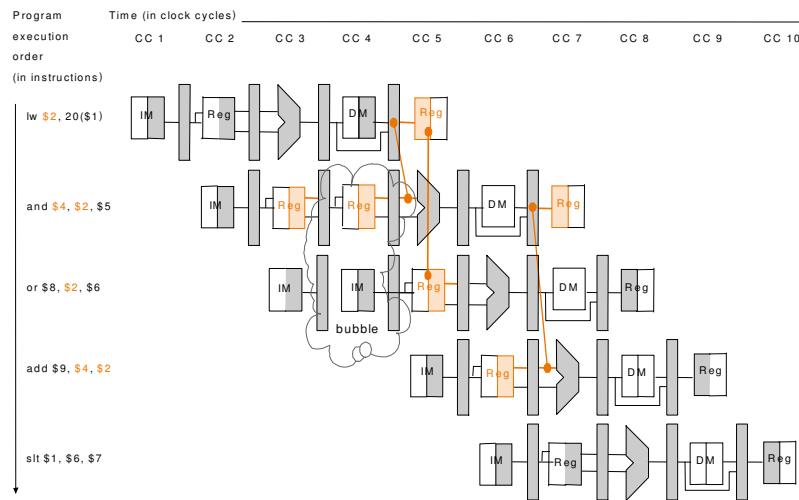
## Forwarding per lw



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

14

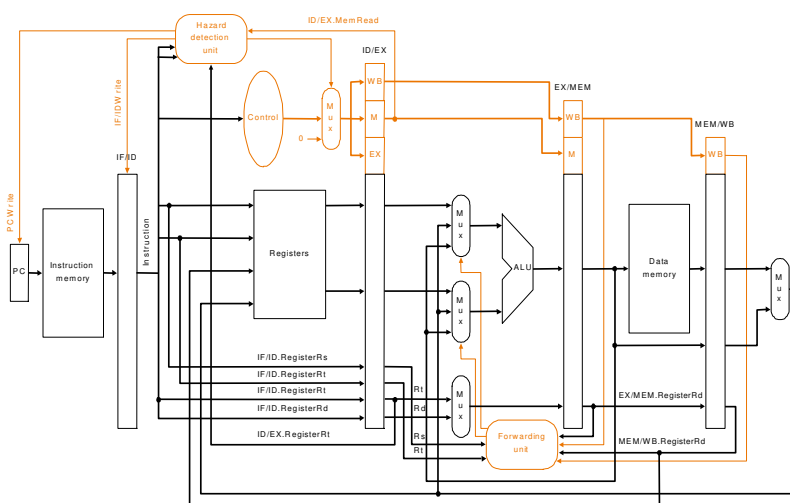
## Introduzione di uno stallo per lw



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

15

## Hazard detection unit

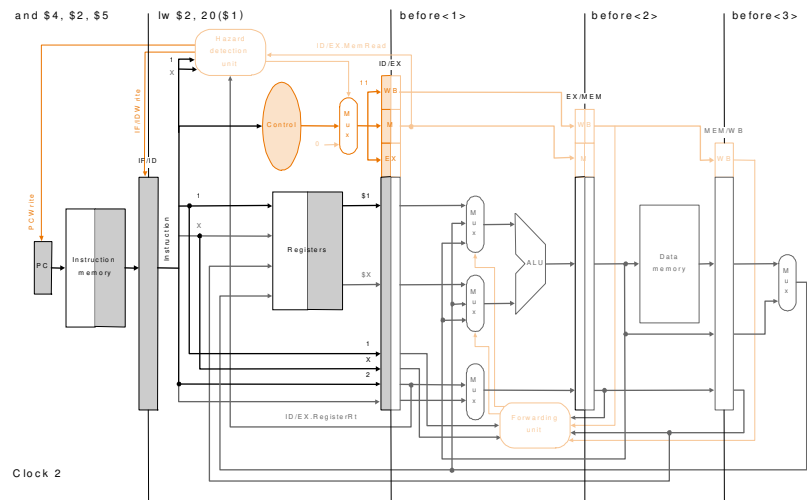


Metodologie di progettazione Hardware/Software- LS Ing. Informatica

16



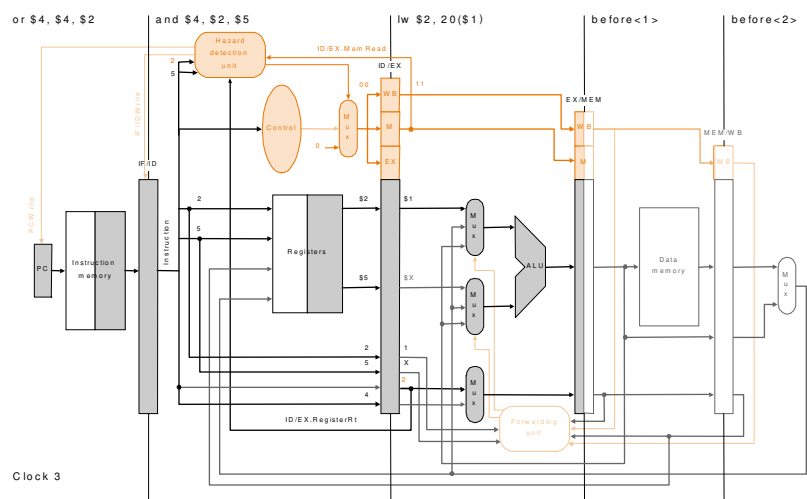
## Hazard detection unit



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

17

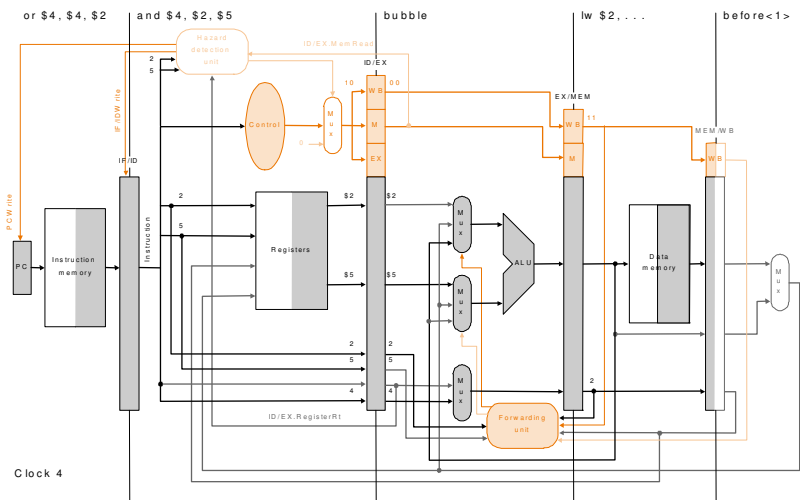
## Hazard detection unit



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

18

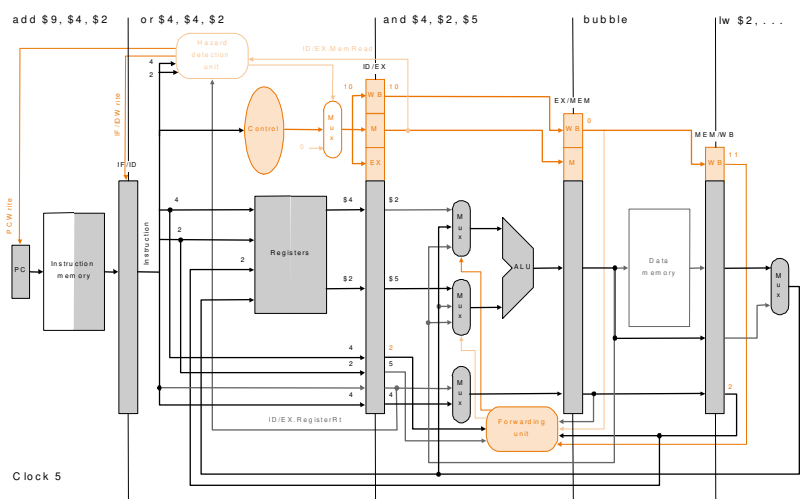
## Hazard detection unit



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

19

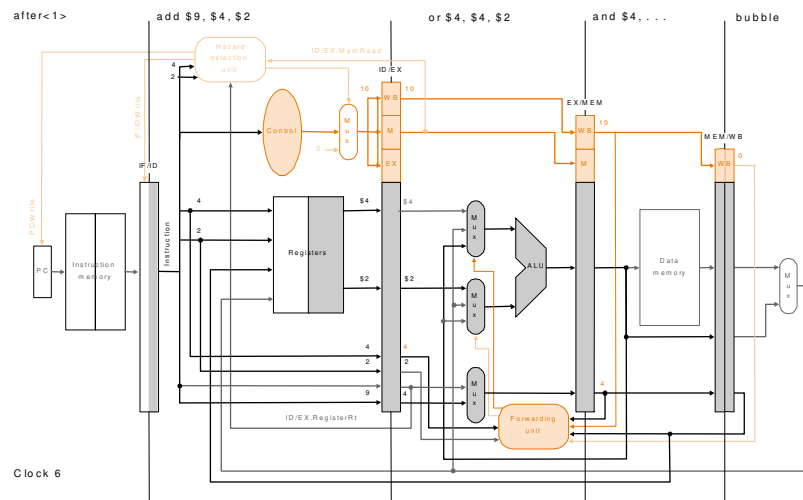
## Hazard detection unit



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

20

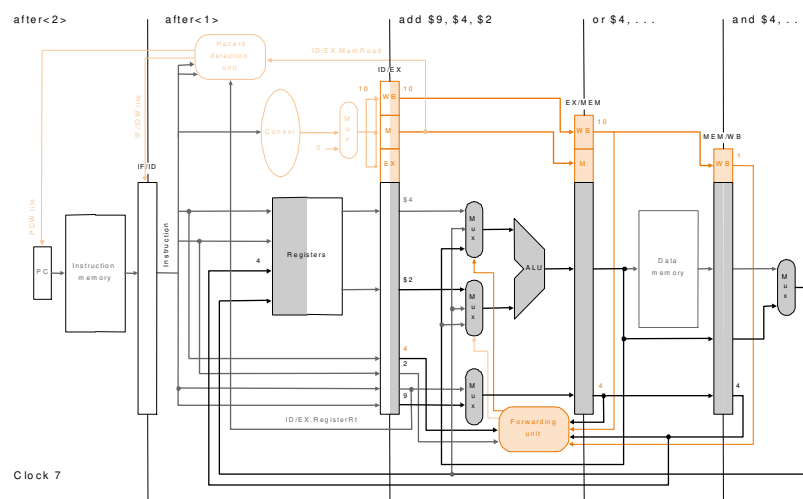
## Hazard detection unit



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

21

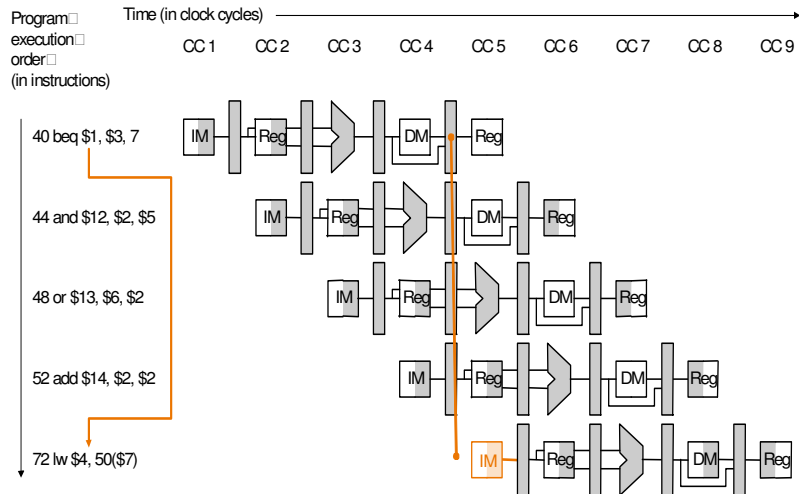
## Hazard detection unit



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

22

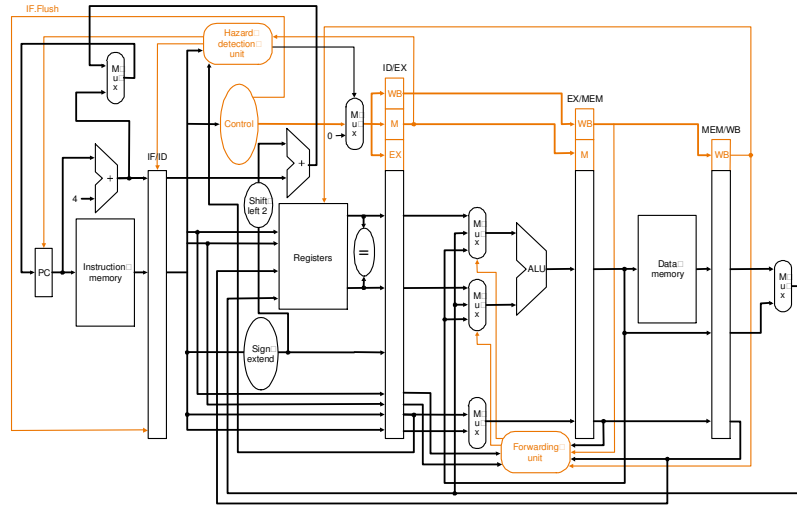
## Branch



## Branch

- I control hazard può essere gestiti mediante stalli impedendo il completamento della fase di fetch dell'istruzione successiva fino a quando non si conosce l'esito del branch
  - Disabilitando l'incremento del PC
  - Scrivendo su registro IF/ID una NOP

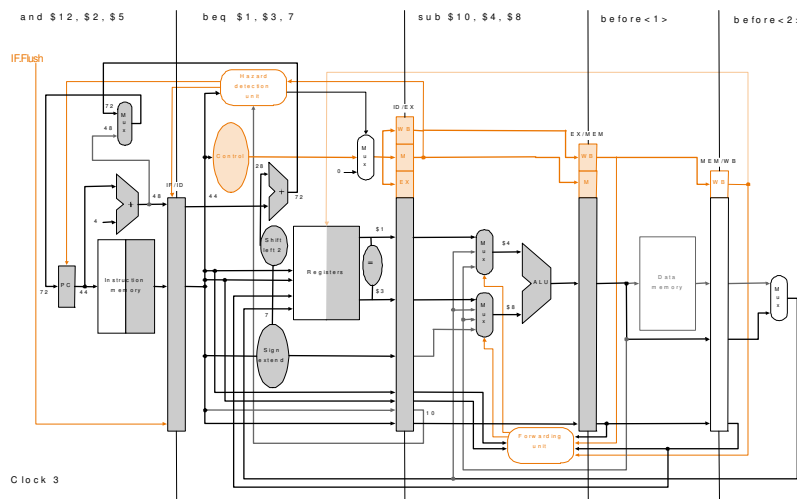
## Branch



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

25

## Branch



Metodologie di progettazione Hardware/Software- LS Ing. Informatica

26

# Branch

