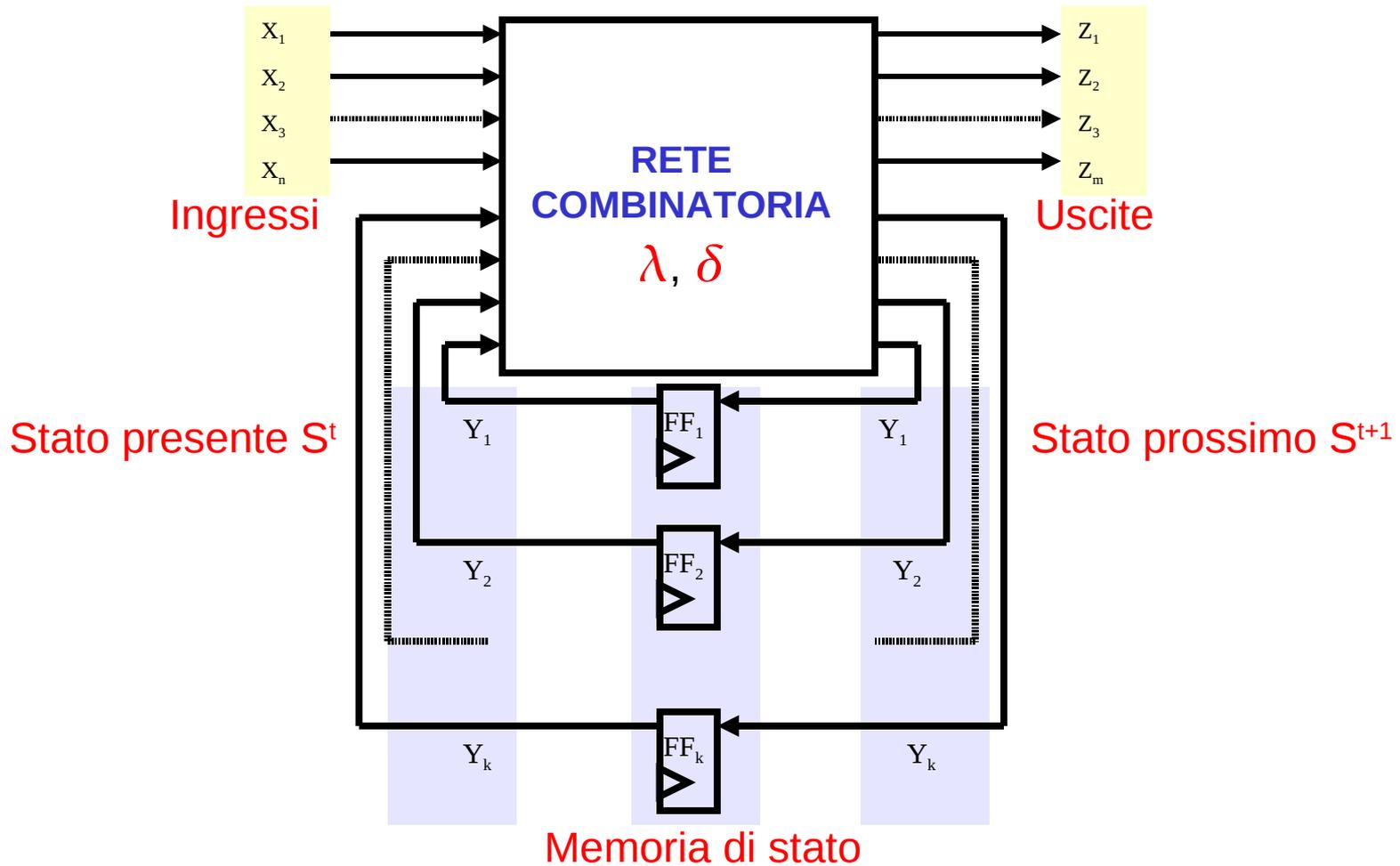

Sintesi di Reti Sequenziali Sincrone

Maurizio Palesi

Macchina Sequenziale

- Una *macchina sequenziale* è definita dalla quintupla $(I, U, S, \delta, \lambda)$ dove:
 - I è l'insieme finito dei simboli d'ingresso
 - U è l'insieme finito dei simboli d'uscita
 - S è l'insieme finito e non vuoto degli stati
 - δ è la funzione stato prossimo
 - λ è la funzione d'uscita
- La funzione stato prossimo $\delta: S \times I \rightarrow S$ associa ad ogni stato presente per per ogni simbolo di ingresso uno stato futuro
- La funzione d'uscita λ genera un simbolo d'uscita
 - **Macchina di Mealy**: L'uscita dipende sia dallo stato sia dall'ingresso
($\lambda: S \times I \rightarrow U$)
 - **Macchina di Moore**: L'uscita dipende solamente dallo stato
($\lambda: S \rightarrow U$)

Modello di Huffman



Sintesi di una Rete Sequenziale

- Il problema della sintesi di una rete sequenziale consiste nella
 - Identificazione delle funzioni δ e λ
 - Sintesi della rete combinatoria che le realizza
- Gli elementi di memoria sono costituiti da Flip-Flop
 - I flip-flop di tipo D sono quelli usati più comunemente
- La funzione stato prossimo **dipende** dal tipo di bistabile utilizzato
- La funzione d'uscita **non dipende** dal tipo di bistabile utilizzato

Tabella degli Stati

- Una **Macchina a Stati Finiti** (FSM) può essere descritta mediante la **Tabella degli stati** in cui
 - Gli indici di colonna sono i simboli di ingresso $i_\alpha \in I$
 - Gli indici di riga sono i simboli dello stato presente $s_j \in S$
- Gli elementi della tabella sono
 - La coppia $\{u_\beta, s_k\}$ con $u_\beta = \lambda(i_\alpha, s_j)$ e $s_k = \delta(i_\alpha, s_j)$ (**Macchine di Mealy**)
 - Il simbolo stato prossimo $s_k = \delta(i_\alpha, s_j)$ (**Macchine di Moore**)
 - ✓ Nelle macchine di Moore i simboli d'uscita sono associati allo stato presente

Tabella degli stati

■ Macchina di Mealy

		Ingresso		
		i_1	i_2	...
Stato attuale	s_1^t	s_j^{t+1}/u_j	s_k^{t+1}/u_k	...
	s_2^t	s_m^{t+1}/u_m	s_n^{t+1}/u_n	...

■ Macchina di Moore

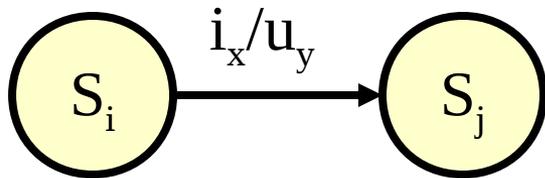
		Ingresso			Uscita
		i_1	i_2	...	
Stato attuale	s_1^t	s_j^{t+1}	s_k^{t+1}	...	u_1
	s_2^t	s_m^{t+1}	s_n^{t+1}	...	u_2

Diagramma degli Stati

- Spesso la stesura della tabella degli stati è preceduta dalla costruzione di una rappresentazione grafica equivalente denominata *Diagramma degli stati*
- Il diagramma degli stati è un grafo orientato $G(V,E,L)$
 - **V**: Insieme dei nodi
 - ✓ Ogni nodo rappresenta uno stato
 - ✓ Ad ogni nodo è associato un simbolo d'uscita (macchine di Moore)
 - **E**: Insieme degli archi
 - ✓ Ogni arco rappresenta una transizione di stato
 - **L**: Insieme degli:
 - ✓ Ingressi e Uscite (macchine di Mealy)
 - ✓ Ingressi (macchine di Moore)

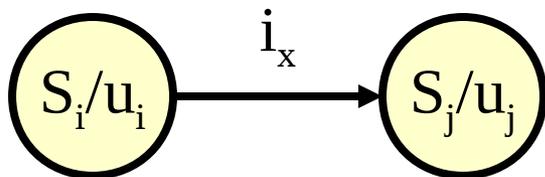
Da Diagramma a Tabella degli Stati

Macchine di Mealy



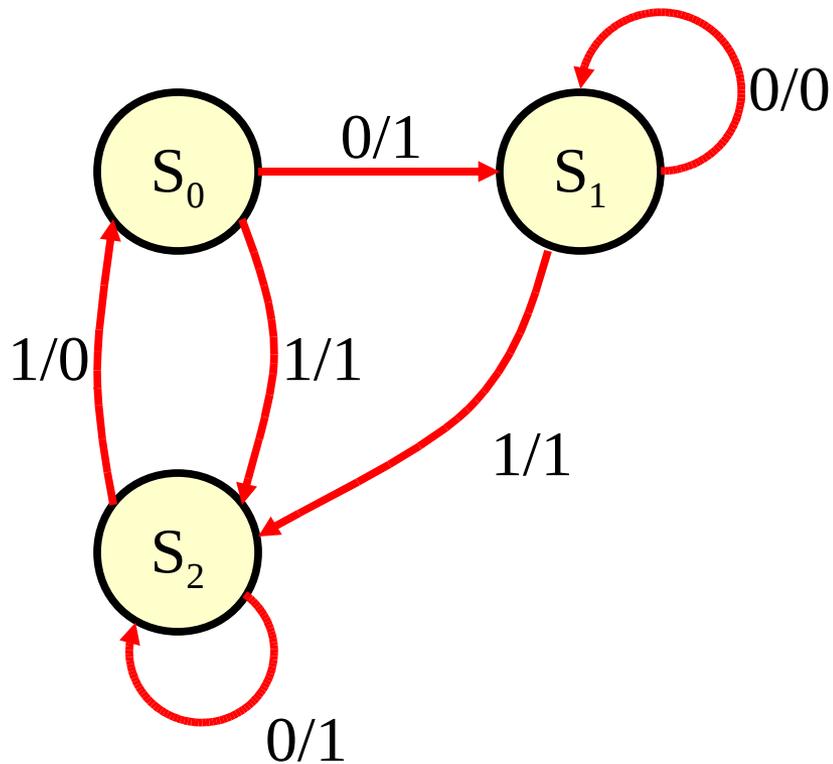
		Ingresso		
		...	i_x	...
Stato attuale
	S_i	...	S_j/u_y	...

Macchine di Moore



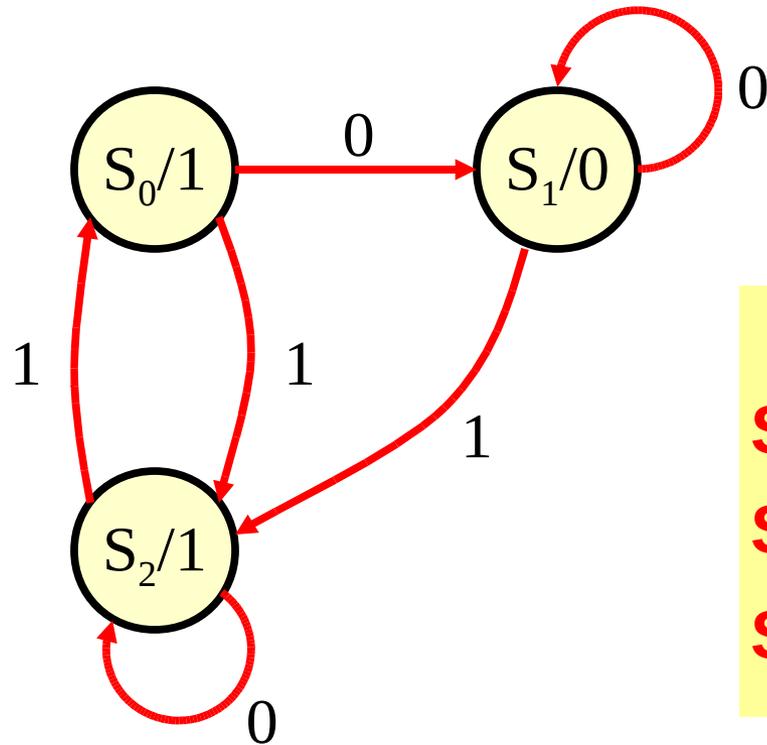
		Ingresso			Uscita
		...	i_x	...	
Stato attuale
	S_i	...	S_j	...	u_i

Macchina di Mealy - Esempio



	0	1
S0	$S_1/1$	$S_2/1$
S1	$S_1/0$	$S_2/1$
S2	$S_2/1$	$S_0/0$

Macchina di Moore - Esempio



	0	1	
S0	S ₁	S ₂	1
S1	S ₁	S ₂	0
S2	S ₂	S ₀	1

Sintesi di Reti Sequenziali Sincrone

- Il procedimento generale di sintesi si svolge nei seguenti passi:
 - 1.** Realizzazione del diagramma degli stati a partire dalle specifiche del problema
 - 2.** Costruzione della tabella degli stati
 - 3.** *Minimizzazione del numero degli stati*
 - 4.** Codifica degli stati interni
 - 5.** Costruzione della tabella delle transizioni
 - 6.** Scelta degli elementi di memoria
 - 7.** Costruzione della tabella delle eccitazioni
 - 8.** Sintesi sia della rete combinatoria che realizza la funzione stato prossimo sia di quella che realizza la funzione d'uscita

Codifica degli Stati Interni

- Il processo di codifica degli stati ha l'obiettivo di identificare per ogni rappresentazione simbolica dello stato una corrispondente rappresentazione binaria
- In seguito alla codifica la *Tabella degli stati* viene trasformata in *Tabella delle Transizioni*
- In questa fase è necessario affrontare i seguenti problemi
 - Scelta del codice
 - ✓ A minimo numero di bit
 - ✓ One-Hot
 - ✓ Distanza Minima
 - Identificazione della codifica di ogni stato

Codifica degli Stati Interni

- Una volta scelto il codice, la codifica degli stati influisce sia sull'**area** sia sulle **prestazioni** del dispositivo
- Il problema della identificazione della codifica ottima è un problema NP-completo
- Usando il codice a minimo numero di bit, esistono 2^{nb} (con $nb = \lceil \log_2 |S| \rceil$) codifiche che possono essere assegnate agli $|S|$ stati in:

$$\frac{(2^{nb} - 1)!}{(2^{nb} - |S|)! nb!}$$

modi diversi

→ **Es.:** Per $|S|=8$ si hanno **840** possibili codifiche

- Spesso, scelto il codice si preferisce non ricorrere ad alcuna strategia di codifica
-

Codifica degli Stati Interni

■ Binario Naturale

- Il numero di bit è minimo
- Al primo stato corrisponde la configurazione di bit associata a 0, al secondo stato corrisponde la configurazione di bit associata a 1, ...
- L'ordinamento degli stati è quello determinato in fase di realizzazione della tabella degli stati

■ One-Hot

- Il numero di bit è pari al numero degli stati
- In ogni codifica un solo bit assume il valore 1, tutti gli altri assumono valore 0

	Binario naturale	Hot-One
S0	00	0001
S1	01	0010
S2	10	0100
S3	11	1000

Esempio

■ Specifica

Realizzare la sintesi di un sistema con **due ingressi** ed **una uscita** che abbia il seguente comportamento:

- Ingressi 00: l'uscita non cambia valore
- Ingressi 01: l'uscita assume il valore 0
- Ingressi 10: l'uscita assume il valore 1
- Ingressi 11: l'uscita assume il valore opposto

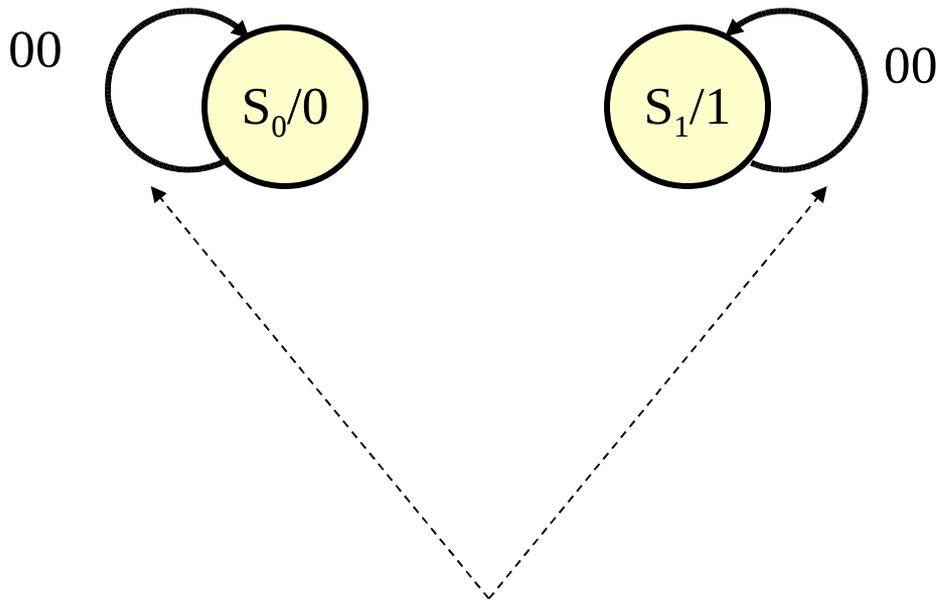
Esempio

■ Passo 1 (Diagramma degli stati)



Esempio

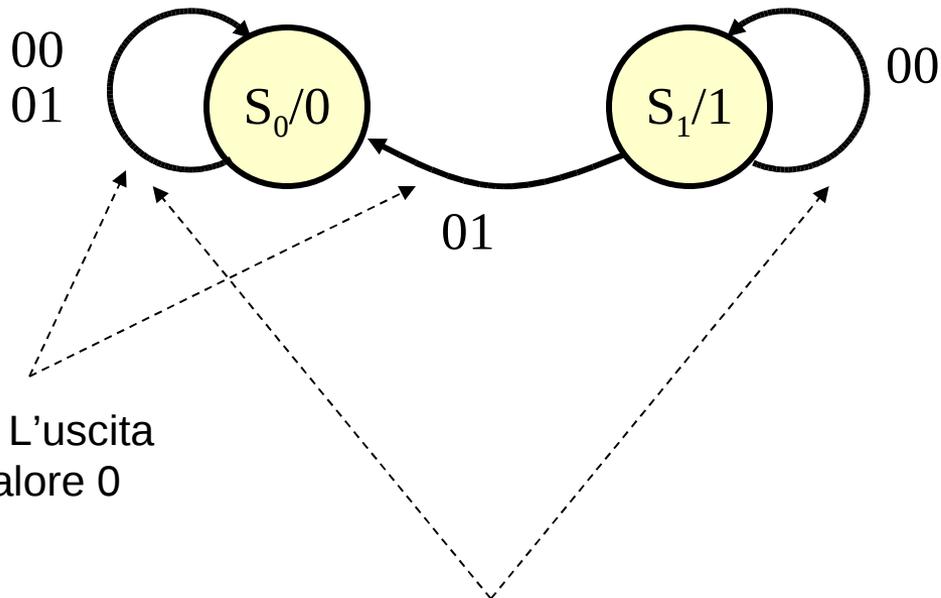
■ Passo 1 (Diagramma degli stati)



Ingressi 00: L'uscita non cambia valore

Esempio

■ Passo 1 (Diagramma degli stati)

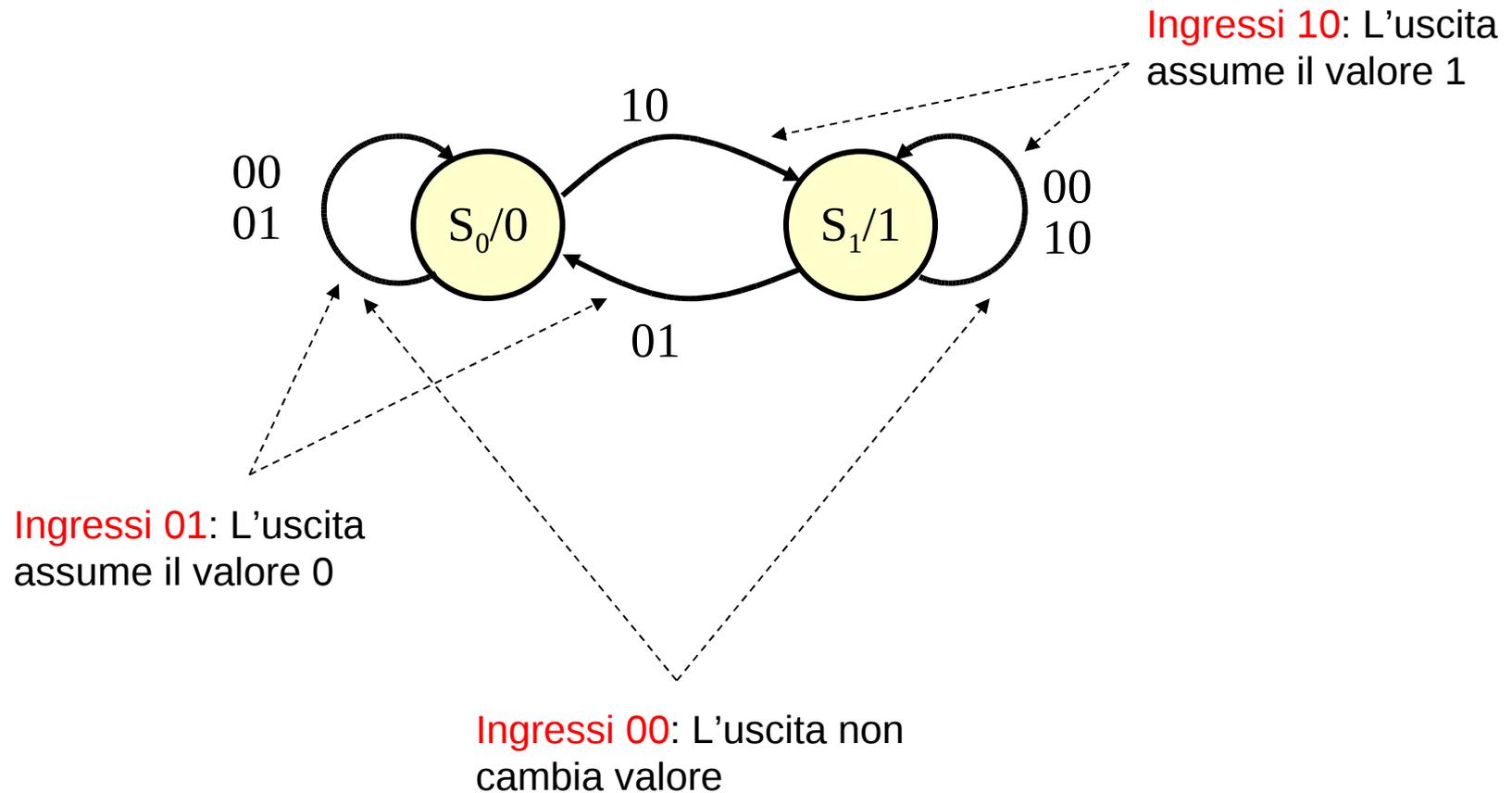


Ingressi 01: L'uscita assume il valore 0

Ingressi 00: L'uscita non cambia valore

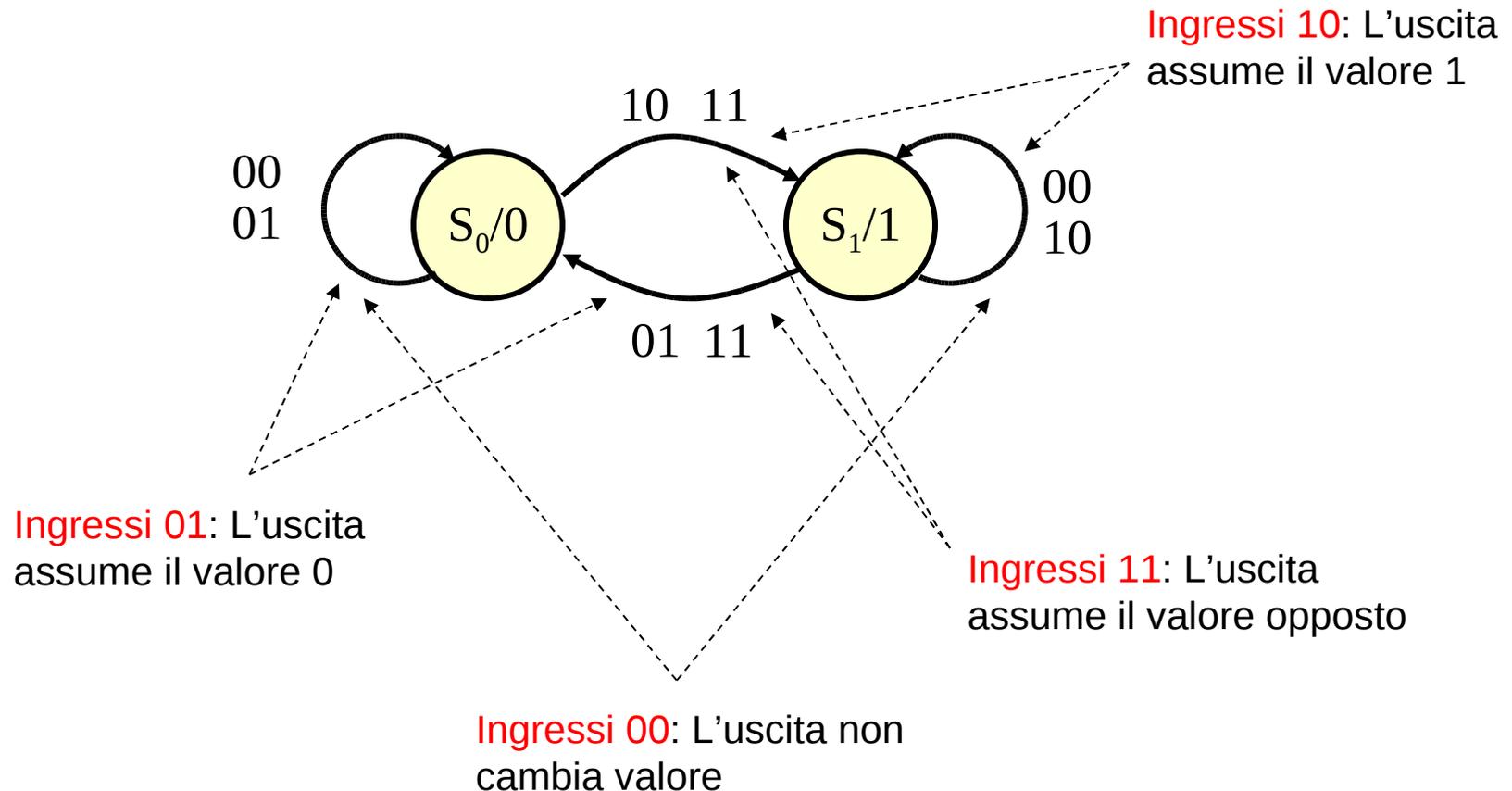
Esempio

■ Passo 1 (Diagramma degli stati)



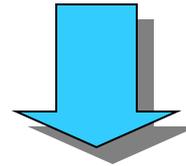
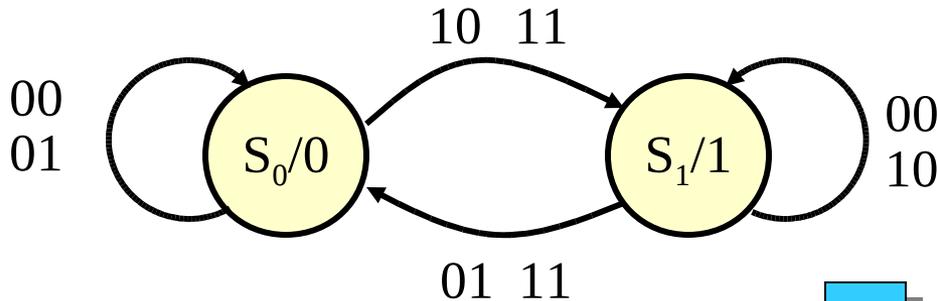
Esempio

■ Passo 1 (Diagramma degli stati)



Esempio

Passo 2 (Tabella degli stati)



		Ingresso				Uscita
		00	01	11	10	
Stato	S_0	S_0	S_0	S_1	S_1	0
	S_1	S_1	S_0	S_0	S_1	1

Esempio

		Ingresso				Uscita
		00	01	11	10	
Stato	S ₀	S ₀	S ₀	S ₁	S ₁	0
	S ₁	S ₁	S ₀	S ₀	S ₁	1

■ Passo 4 (Codifica degli stati interni)

→ Es. Codifica Naturale

✓ S₀ = 0 S₁ = 1

S₀ = 1 S₁ = 0

■ Passo 5 (Tabella delle transizioni)

		Ingresso				Uscita
		00	01	11	10	
Stato	0	0	0	1	1	0
	1	1	0	0	1	1

		Ingresso				Uscita
		00	01	11	10	
Stato	1	1	1	0	0	0
	0	0	1	1	0	1

Esempio

		Ingresso				Uscita
		00	01	11	10	
Stato	S ₀	S ₀	S ₀	S ₁	S ₁	0
	S ₁	S ₁	S ₀	S ₀	S ₁	1

■ Passo 4 (Codifica degli stati interni)

→ Es. One-Hot

✓ S₀ = 01 S₁ = 10

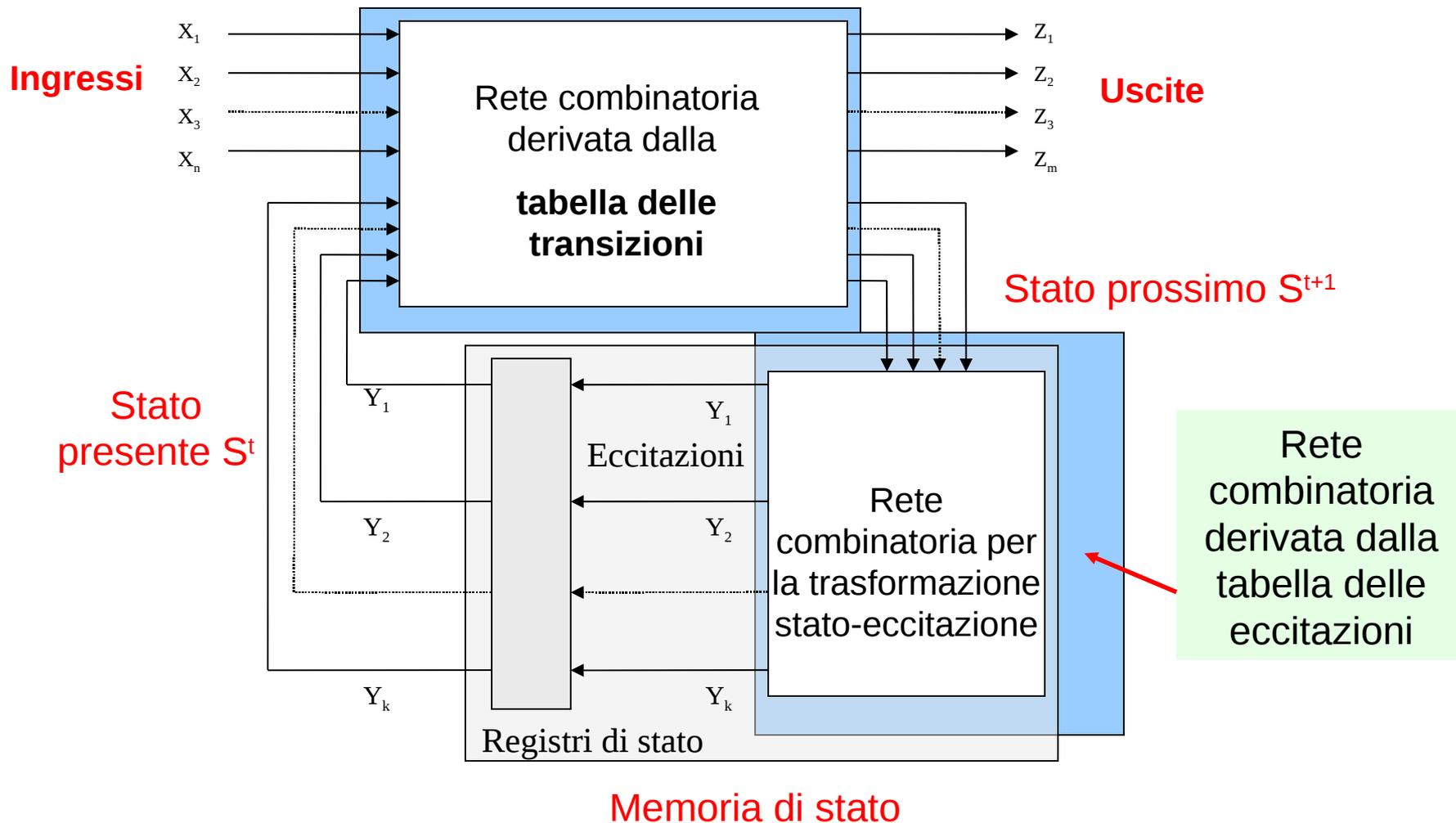
■ Passo 5 (Tabella delle transizioni)

		Ingresso				Uscita
		00	01	11	10	
Stato	01	01	01	10	10	0
	10	10	01	01	10	1

Scelta degli Elementi di Memoria

- La **tabella delle transizioni** descrive la relazione tra i bit dello stato presente e quelli dello stato futuro
 - La configurazione in bit dello stato presente è in diretta corrispondenza con l'uscita degli elementi di memoria
 - La configurazione in bit dello stato futuro indica ciò che si vuole ottenere
- Cambiando il tipo dei bistabili variano i segnali che bisogna generare per realizzare la transizione stato presente-stato futuro
- I segnali di ingresso di un bistabile prendono il nome di **eccitazioni**
- La tabella delle eccitazione di un bistabile rappresenta lo strumento per passare dalla tabella delle transizioni alla tabella delle eccitazioni di una specifica macchina a stati

Scelta degli Elementi di Memoria



Scelta degli Elementi di Memoria

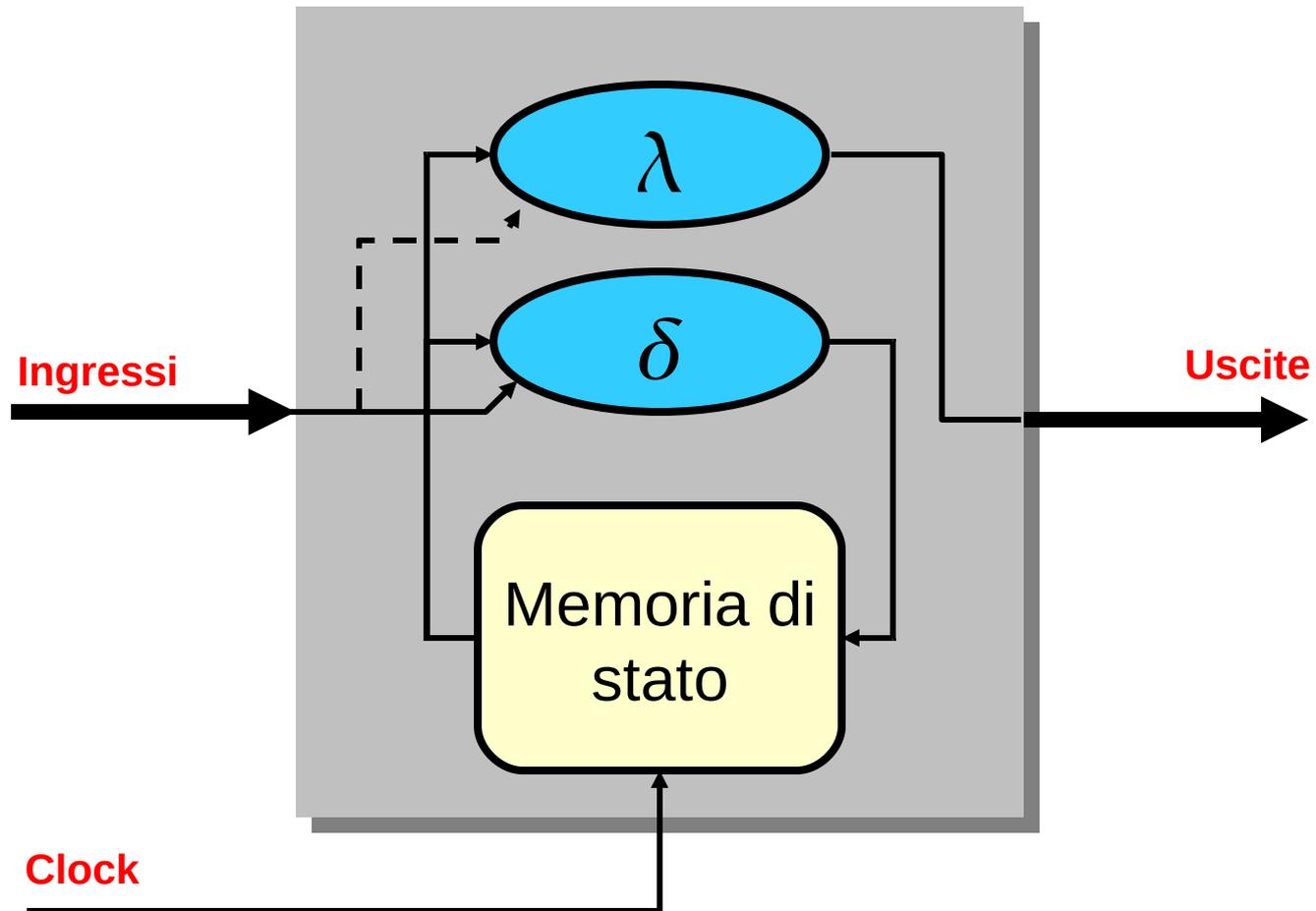


Tabelle delle Transizioni ed Eccitazioni

■ Tabelle delle Transizioni

S	R	Q*
0	0	Q
0	1	0
1	0	1
1	1	-

J	K	Q*
0	0	Q
0	1	0
1	0	1
1	1	Q

D	Q*
0	0
1	1

T	Q*
0	Q
1	Q

■ Tabelle delle Eccitazioni

Q	Q*	S	R
0	0	0	-
0	1	1	0
1	0	0	1
1	1	-	0

Q	Q*	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

Q	Q*	D
0	0	0
0	1	1
1	0	0
1	1	1

Q	Q*	T
0	0	0
0	1	1
1	0	1
1	1	0

Scelta Bistabile e Costruzione Tabella delle Eccitazioni

- (Passo 3) Codifica Naturale
- (Passo 5) Tabella delle Transizioni
- (Passo 6) Scelta del Bistabile
- (Passo 7) Costruzione Tabella delle eccitazioni

$$S_0=0, S_1=1$$

		I _H L				Uscita
		00	01	11	10	
Q	0	0	0	1	1	0
	1	1	0	0	1	1

Q	Q*	S	R
0	0	0	-
0	1	1	0
1	0	0	1
1	1	-	0

		I _H L				Uscita
		00	01	11	10	
Q	0	0-	0-	10	10	0
	1	-0	01	01	-0	1

Sintesi

		$I_H I_L$			
		00	01	11	10
Stato	0	0-	0-	10	10
	1	-0	01	01	-0

Uscita
0
1

$U = Q$
 Tabella delle eccitazioni

■ (Passo 8) Sintesi

Mappa di Karnaugh per S

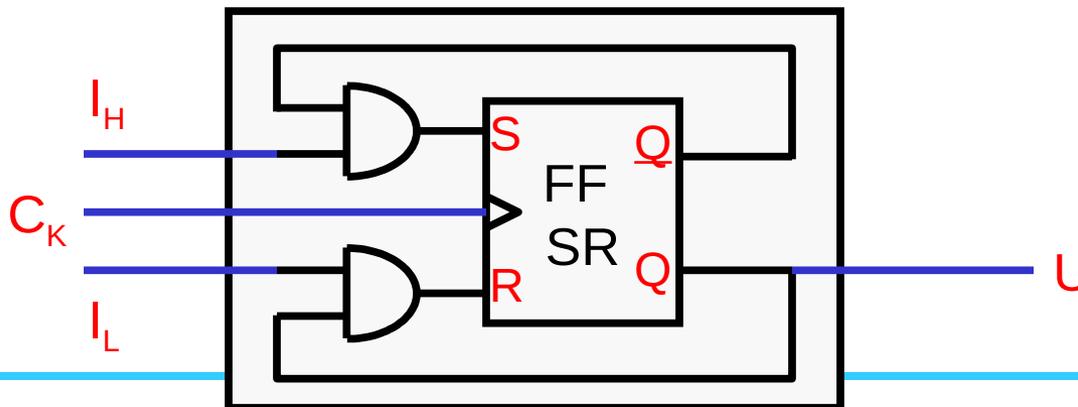
		$I_H I_L$			
		00	01	11	10
Q	0	0	0	1	1
	1	-	0	0	-

$S = I_H Q$

Mappa di Karnaugh per R

		$I_H I_L$			
		00	01	11	10
Q	0	-	-	0	0
	1	0	1	1	0

$R = I_L Q$



Scelta Bistabile e Costruzione Tabella delle Eccitazioni

- (Passo 3) Codifica Naturale
- (Passo 5) Tabella delle Transizioni
- (Passo 6) Scelta del Bistabile
- (Passo 7) Costruzione Tabella delle eccitazioni

$$S_0=0, S_1=1$$

		I _H L				Uscita
		00	01	11	10	
Q	0	0	0	1	1	0
	1	1	0	0	1	1

Q	Q*	J	K
0	0	0	-
0	1	1	-
1	0	-	1
1	1	-	0

		I _H L				Uscita
		00	01	11	10	
Q	0	0-	0-	1-	1-	0
	1	-0	-1	-1	-0	1

Sintesi

		$I_H I_L$				Uscita
		00	01	11	10	
Q	0	0-	0-	1-	1-	0
	1	-0	-1	-1	-0	1

$U = Q$

Tabella delle eccitazioni

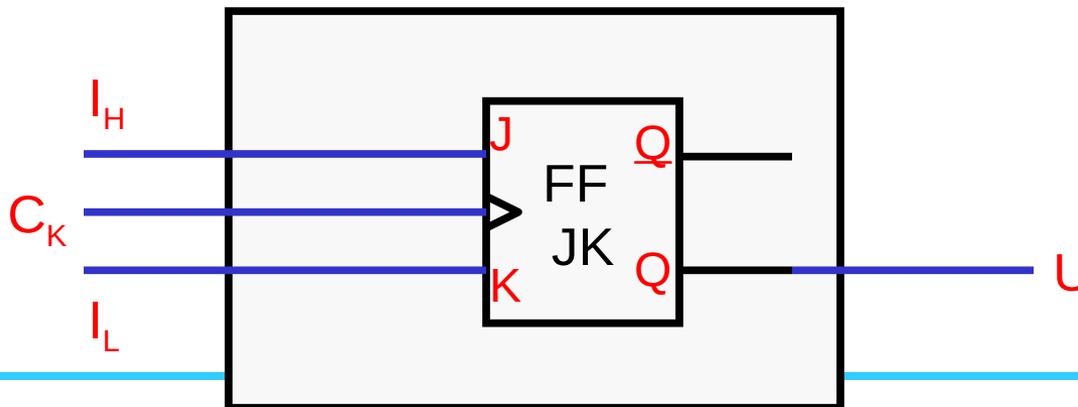
■ (Passo 8) Sintesi

Mappa di Karnaugh per J

		$I_H I_L$				
		00	01	11	10	
Q	0	0	0	1	1	$J = I_H$
	1	-	-	-	-	

Mappa di Karnaugh per K

		$I_H I_L$				
		00	01	11	10	
Q	0	-	-	-	-	$K = I_L$
	1	0	1	1	0	



Scelta Bistabile e Costruzione Tabella delle Eccitazioni

■ (Passo 3) Codifica Naturale

$$S_0=0, S_1=1$$

■ (Passo 5) Tabella delle Transizioni

		I _H L				Uscita
		00	01	11	10	
Q	0	0	0	1	1	0
	1	1	0	0	1	1

■ (Passo 6) Scelta del Bistabile

Q	Q*	D
0	0	0
0	1	1
1	0	0
1	1	1

■ (Passo 7) Costruzione Tabella delle eccitazioni

		I _H L				Uscita
		00	01	11	10	
Q	0	0	0	1	1	0
	1	1	0	0	1	1

Sintesi

		$I_H I_L$				Uscita
		00	01	11	10	
Q	0	0	0	1	1	0
	1	1	0	0	1	1

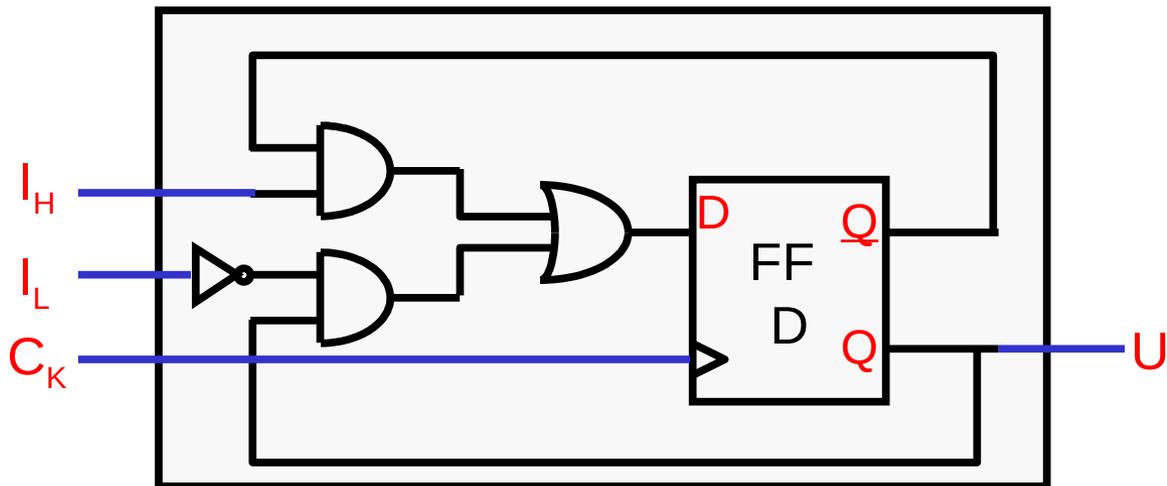
$U = Q$
 Tabella delle eccitazioni

■ (Passo 8) Sintesi

Mappa di Karnaugh per D

		$I_H I_L$			
		00	01	11	10
Q	0	0	0	1	1
	1	1	0	0	1

$$D = I_H Q + I_L \bar{Q}$$



Scelta Bistabile e Costruzione Tabella delle Eccitazioni

■ (Passo 3) Codifica Naturale

$$S_0=0, S_1=1$$

■ (Passo 5) Tabella delle Transizioni

		I _H L				Uscita
		00	01	11	10	
Q	0	0	0	1	1	0
	1	1	0	0	1	1

■ (Passo 6) Scelta del Bistabile

Q	Q*	T
0	0	0
0	1	1
1	0	1
1	1	0

■ (Passo 7) Costruzione Tabella delle eccitazioni

		I _H L				Uscita
		00	01	11	10	
Q	0	0	0	1	1	0
	1	0	1	1	0	1

Sintesi

		I_{HL}			
		00	01	11	10
Q	0	0	0	1	1
	1	0	1	1	0

Uscita
0
1

$U = Q$
 Tabella delle eccitazioni

■ (Passo 8) Sintesi

Mappa di Karnaugh per T

		I_{HL}			
		00	01	11	10
Q	0	0	0	1	1
	1	0	1	1	0

$$T = I_H Q + I_L Q$$

